

⑫ 公開特許公報(A) 平3-77915

⑤ Int. Cl.³

G 02 F 1/133

1/1343

1/136

識別記号

5 5 0

5 2 5

5 0 0

庁内整理番号

7709-2H

7709-2H

7610-2H

9018-2H

⑬ 公開 平成3年(1991)4月3日

審査請求 未請求 請求項の数 4 (全8頁)

⑭ 発明の名称 液晶表示装置

⑰ 特 願 平1-215785

⑱ 出 願 平1(1989)8月21日

⑲ 発 明 者 浜 田 浩 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内⑲ 発 明 者 船 田 文 明 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内

⑳ 出 願 人 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号

㉑ 代 理 人 弁理士 野河 信太郎

明 細 書

1. 発明の名称

液晶表示装置

2. 特許請求の範囲

1. X-Yマトリックス状に配設される液晶表示部群と、各液晶表示部に対応して設けられるサンプルホールド回路とを備え、該回路から出力される信号に基づいてマトリックス表示動作を行う液晶表示装置であって、

上記液晶表示部が、

(a) 1対の画素電極と、

(b) 該1対の画素電極のそれぞれに液晶層を介して対向して設けられかつ液晶駆動用交流電源に接続される1対の対向電極と、

(c) 上記1対の画素電極の一方に接続されるソース、他方に接続されるドレイン及び前記サンプルホールド回路に接続されるゲートを有し、前記サンプルホールド回路からの出力に基づいて、上記1対の画素電極間の導通を制御する制御素子

からなることを特徴とする液晶表示装置。

2. 各1対の対向電極のうちの一方の電極を1組として相互に接続し、かつ他方の電極を1組として相互に接続してなる請求項1の液晶表示装置。

3. 液晶表示部の液晶層の比抵抗が、動作温度範囲内で $10^4 \Omega \cdot \text{m}$ 以下である請求項1の液晶表示装置。

4. 液晶駆動用交流電源が、1対の対向電極のそれぞれに、1周期内で正負対称な交流電圧を互いに逆位相で印加しうる交流電源である請求項1～3のいずれかの液晶表示装置。

3. 発明の詳細な説明

この発明は液晶表示装置に関する。さらに詳しくは、カメラの高精細ファインディング表示やテレビジョンなどの投影型表示に好適なアクティブマトリックス型液晶表示装置の改良に関する。

(ロ) 従来技術

従来から、液晶の電気光学効果を画素表示に利用した表示装置としてマトリックス型液晶表示装置が開発されている。この液晶表示装置は、基本

的には、ドット・マトリックス状に多数配列された多数の画素電極と、各画素電極と対向する対向電極との間に印加された電圧に応じて入射光を光学変調する液晶層とからなる。

かかるマトリックス型液晶表示装置の動作モードには、前記液晶層として封入する液晶の種類あるいは電気光学的性質の差異に応じて、ツイステッドネマティック (TN) モード、スーパーツイステッドネマティック (STN) モード、ゲスト・ホスト (GH) モード、ダイナミックスキャタリング (DS) モード、相転移モードなどの多くのモードが開発されている。また、それらの液晶層と画素電極とからなる個々の表示画素を個別に制御する方法に関しても、(1)単純マトリックス方式、(2)多重マトリックス方式、(3)非線形二端子素子 (例えば、ダイオード) を付加した方式、(4)スイッチング三端子素子 [例えば、薄膜トランジスタ (TFT)] を付加した方式などがあり、(3)、(4)はアクティブマトリックス方式と総称される。

バシタを多数の TFT 毎に設けるのは、ソースドライバ、ソースバスラインやスイッチング TFT に対する負荷を増すと共に、面積的制約や製造技術面で困難であった。

一方、第 8 図に示すように、各液晶表示部が 2 つの液晶層とこれらを接続する 1 つのスイッチング三端子素子とから主として構成され、これらがマトリックス状に配設されたアクティブマトリックス型液晶表示装置が知られている (ジャパニディスプレイ (JAPAN DISPLAY) のダイジェスト、p.80~83)。

これは 1 つのスイッチング三端子素子のソース・ドレインにそれぞれ画素電極を接続し、それぞれの画素電極に対向するようにレファレンス電極 (R) とデータ電極 (D) とが設けられている。レファレンス電極 (R) は接地又は一定レベルの電圧に保たれ、データ電極 (D) には表示すべき情報に応じて信号電圧が印加される。この構成ではゲート電圧が High レベルになるとスイッチング三端子素子が ON 状態になり、データ電極 (D)→液晶層→第 1

これらのうち、DS モード、[G.H. Heilmeyer 他: Proc. IEEE 56 1162(1968)] やホワイト・テラ型 GH モード [D.L. White 他: J. Appl. Phys. 45 4718(1974)]、コレステリック・ネマティック相転移モード [J.J. Wysocki 他: Proc. SID 13/2 115(1980)] 等の動作モードと、TFT を付加したアクティブマトリックス方式なる表示方式とを組合せた液晶表示装置は、偏向フィルタを用いる必要がなく、表示明度の向上が図れるものである。

そしてこの組合せによる液晶表示装置においては、第 5 図に示すように、TFT のドレイン電極に接続される画素電極 (C₁) と並列に、いわゆる信号蓄積キャパシタ (C₂) を設けると共に、このキャパシタ (C₂) の容量を大きくして、電荷保持機能の改良が図られている。

しかしながら、このような信号蓄積キャパシタを用いても原理的に電荷保持機能の低下防止には限界があり、また、高集積化されたマトリックス表示装置において、充分な電気容量の信号蓄積キャ

の画素電極→スイッチング三端子素子→第 2 の画素電極→液晶層→レファレンス電極 (R) という閉回路が形成され、データ電極 (D) と第 1 の画素電極とが形成する容量及びレファレンス電極 (R) と第 2 の画素電極とが形成する容量が、信号電圧に応じて充電される。その後ゲート電圧が Low レベルに下げられると、スイッチング三端子素子は OFF 状態になり、前述の 2 つの容量は電気的に切り離され、2 つの容量に充電された電荷は液晶層及びスイッチング三端子素子のオフ抵抗を逐次放電し、減衰していく。従ってこのような構成では液晶層の比抵抗を十分高くしないと、液晶を駆動するのに必要な電圧を保持することができなくなるという問題がある。

この点に関し、本願出願人等は第 4 図に示すごとく、信号電圧を保持する容量が液晶の容量と分離され、液晶を駆動するためのエネルギーが対向電極に接続された交流電源から供給される構造とすることにより、液晶の比抵抗のいかに拘わらず有効に駆動できる構成の液晶表示装置を出願し

ている（特願平1-95581号）。この出願に係る液晶表示装置は、ことに比抵抗が小さな液晶層を使用した場合においても、そこでの放電による表示動作への悪影響を防止でき、それにより偏向フィルタを用いない高い表示明度を實現できる新しいTFTを付加したアクティブマトリックス方式の液晶表示装置である。

(ハ) 発明が解決しようとする課題

この発明は、上記出願の液晶表示装置を更に改良して、液晶層に直流成分が印加されることを防止し、TFTを付加したアクティブマトリックス方式等の駆動方式に好適な液晶表示装置を提供しようとするものである。

(ニ) 課題を解決するための手段

かくしてこの発明によれば、X-Yマトリックス状に配設される液晶表示部群と、各液晶表示部に対応して設けられるサンプルホールド回路とを備え、該回路から出力される信号に基づいてマトリックス表示動作を行う液晶表示装置であって、上記液晶表示部が、(a) 1対の画素電極と、(b)

に電流を流すので、前述の習慣では区別できない。そこで本明細書中の従来例の説明では信号又は駆動電圧の供給源に近い方をソースと呼び他方をドレインと呼ぶことにするが、本発明の実施形態では1対の画素電極のそれぞれに対称的な交流電圧を印加するので、便宜的に一方をソース、他方をドレインと呼ぶ。しかし両者に本質的な違いはない。

この発明の液晶表示装置（以下、この発明の装置という）は、ことに前述したDSモード、GHモード、コレステリック・ネマティック相転移モード等のように、偏光フィルターを用いずかつ液晶層としてイオン性不純物を含む低比抵抗のものをを用いてその光吸収や光散乱特性についての液晶電気光学効果を表示に利用する動作モードと組合わせた場合に最も有効であり、プロジェクション（投影）型の液晶表示装置に組合わせるのがさらに一つの好ましい態様である。

とくにこの発明の装置によれば、従来よりも導電性の高い液晶層、ことに $10^8 \Omega \text{m}$ 以下の低比

抵抗1対の画素電極のそれぞれに液晶層を介して対向して設けられかつ液晶駆動用交流電源に接続される1対の対向電極と、(c) 上記1対の画素電極の一方に接続されるソース、他方に接続されるドレイン及び前記サンプルホールド回路に接続されるゲートとを有し、前記サンプルホールド回路からの出力に基づいて、上記1対の画素電極間の導通を制御する制御素子からなることを特徴とする液晶表示装置が提供される。

すなわちこの発明は、各画素毎に、TFTと信号蓄積キャパシタにより構成されるサンプルホールド回路を備え、かつ液晶層に直流成分の印加されない新規有用な駆動方式を有する液晶表示装置であることを特徴とする。

なお、一般の電界効果型トランジスタにおいては、キャリアの供給側の電極をソースと呼び、キャリアの掃き出し側をドレインと呼ぶ習慣となっているが、この発明の液晶表示装置における薄膜トランジスタではソースとドレインの構造は、後述するごとく対称的でありチャンネル間には双方向

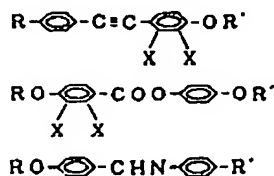
抗の液晶層を用いた場合においても、放電による表示動作への悪影響を防止できるものである。従ってこの発明の装置においては、 $10^8 \Omega \text{m}$ 以下の低比抵抗の液晶層を用いるのが好ましい態様である。

この発明の装置において、液晶表示部群は、X-Yマトリックス状に配設される電極ラインXと電極ラインYとで形成される各交点に対応して設けられる。上記電極ラインの材料としては、ITO、Al、Ti、Ni、W、Mo、Cr、p-Si(n^+)（多結晶シリコン）等の一般的配線材料を用いることができ、電極ラインの交差部には SiO_2 、 SiN_x 、 Ta_2O_5 、 Al_2O_3 等の絶縁膜が用いられて短絡が防止される。

この発明の装置において、上記液晶表示部毎にサンプルホールド回路が設けられる。該回路は、ソース、ドレイン及びゲートを備えたスイッチング三端子素子と信号蓄積キャパシタとを用いて構成することができる。すなわち該回路は、ゲートに入力される電極ラインYからの信号により、ソースに入力される電極ラインXからの信号をドレ

インに接続されたキャパシタに蓄積すると共に液晶表示部へ出力するよう構成される。上記スイッチング三端子素子としては、例えば薄膜トランジスタ(TFT)が適しており、信号蓄積キャパシタとしても通常のアクティブマトリックス方式に用いられるコンデンサ素子を適用することができる。さらに具体的には、スイッチング三端子素子としては α -Si(アモルファスシリコン)、 p -Si、Si結晶、CdSe、GaAs、GaP等からなるTFTを用いることができる。また、Si基板を用いたいわゆるMOS型トランジスタアレイも反射型装置用として適用可能である。信号蓄積キャパシタの具体例としては上記配線材料と同様な導電体を電極とし絶縁体として上記交差部絶縁材料と同様の材料を用いて形成したものが適している。但し、信号蓄積キャパシタのもう一方の電極はアースラインに接続する代わりに、隣接するゲート電極に接続しても良い。また信号蓄積キャパシタは、上記スイッチング三端子素子と別個の素子として設けられてなくてもよく、このスイッチング三端

構成は動作モードに応じて適宜選択される。例えばDSモードを適用する場合には、中性、又は弱い正の誘電異方性若しくは弱い負の誘電異方性を有したネマティック化合物及びイオン性不純物が用いられる。該ネマティック化合物としては、例えば、



及び/又は

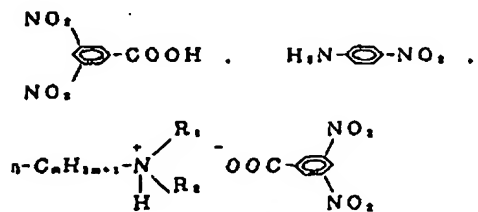
(式中、R、R'は各々独立して $\text{C}_1 \sim \text{C}_{10}$ のアルキル基；Xは水素原子またはフッ素原子)等が挙げられる。上記液晶層にはこれらのネマティック化合物を含有しかつ系全体として負の誘電異方性を有し正の導電率異方性を有する混合液晶組成物として用いることが好ましい。一方、イオン性不純物としては、

(以下余白)

子素子の内在するコンデンサ成分を利用したもの、すなわちその浮遊容量を利用したものであってもよい。なお、例えば上記TFTの形成は、特開昭58-147069号に記載された手法に準じて行うことができる。

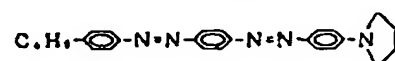
この発明の装置において、液晶表示部は、1対の画素電極、1対の対向電極及びこれらの各画素電極と各対向電極との間に設けられるそれぞれの液晶層、並びに、上記1対の画素電極間を接続する制御素子から構成される。ここで上記1対の画素電極及び1対の対向電極には当該分野で公知の材料が用いられるが、1対の画素電極及び1対の対向電極でもって1画素が形成されるように設けられる。上記画素電極や対向電極には少なくとも一方が透明の電極(例えば SnO_2 膜やITOと略称される SnO_2 がドーブされた In_2O_3 膜)等が用いられ、いわゆる反射型表示装置とする場合には他方はAl、Au等の金属電極が用いられる。

上記液晶層は、イオン性不純物を含む低比抵抗のものから構成されていても何等支障はなく、この



(式中、mは1~16の整数、 R_1 、 R_2 は水素原子、メチル基又はベンジル基)等の化合物(蜂崎他：応物学会(1979)春期講演会30P-B-13)が好適なものとして挙げられる。

また、ホワイトテラ型GHモードの場合には、正の誘電異方性を有するコレステリック液晶化合物や正の誘電異方性を有したネマティック液晶化合物と光学活性化合物とからなるものが挙げられる。またこのモードの場合には、用いる二色性染料として、T.Uchidaらの文献[T.Uchida 他: Mol. Cryst. and Liq. Cryst. 63, 19(1981)]に記載があるように、下記アゾ染料；



やアントラキノン染料が一般的なものとして挙げ

られるが、これらの染料以外のクマリン系染料等の蛍光染料やその他の染料でも適用可能である。

上記1対の画素電極間を接続する制御素子としてはソース、ドレイン及びゲートを備えたスイッチング三端子素子が用いられるが、これには前述したものと同様なものを用いることができる。この制御素子は、そのソースが1対の画素電極の一方に接続される共に、そのドレインが同画素電極の他方に接続され、さらにゲートが前記サンプルホールド回路に接続される。これにより、サンプルホールド回路から出力される信号の有無によりゲートをON・OFFして1対の画素電極間の導通を制御することとなる。

また上記1対の対向電極は液晶駆動用交流電源に接続される。このような構成とすることにより、上記制御素子はゲートを中央部としてソース・ドレインが交互に反転してその区別がなくなり、該制御素子がソースフォロアのような動作を行うことを防ぐことができる。この場合1対の対向電極のそれぞれが別々の交流電源に接続されても良

全体の中で2組にグループ分けするだけでよい。このようなグループ分けの例としては、例えば第2図に示すように、相互に噛み合った歯の歯状のパターン（インタディジタル形状）が挙げられる。歯の歯の方向は1対の画素電極の配置によって縦か横かが決められる。

（以下余白）

く、また1対の対向電極が同一の交流電源に接続されてもよい。いずれの場合も液晶層に直流成分が印加されないような交流電圧が選択される。前者の接続の場合は各対向電極に印加される各交流電圧は、互いに等しくかつ1周期内で正負対称な交流電圧であり、これらを互いに逆位相となるように印加すればよい。また後者の場合は1対の対向電極間に印加される交流電圧は、1周期内で正負対称な交流電圧となるように調節され、交流電源の中心の電位に対してサンプルホールド回路に供給される各信号レベルが設定される。上記1周期内で正負対称な交流電圧としては、例えばアースレベルに対して対称的な交流電圧であれば、短波波、正弦波もしくはそれ以外の波形であってもよく、その周期や位相はサンプルホールド回路を動作させるフレーム周期とは必ずしも一致させる必要はない。

なお、この発明の装置において、液晶表示部は1対の画素電極と1対の対向電極からなるが、対向電極には共通の交流電圧を印加するので、装置

（ホ）作用

電極ラインX及びYによって選択されたサンプルホールド回路からの出力により、制御素子のゲートに電圧が付与されて1対の画素電極間が導通され、一方の対向電極→一方の液晶層→一方の画素電極→制御素子のソース→制御素子のドレイン→他方の画素電極→他方の液晶層→他方の対向電極という閉回路が形成され、液晶表示部の対応する画素電極部位に液晶駆動用電源から電圧が印加されて表示動作が行われる。

この際、電極ラインX及びYの選択は一定の短いフレーム周波数下での走査により行われるが、対応するサンプルホールド回路により延長されて制御素子のゲートに次の信号がサンプリングされるまで電圧が印加され、該素子のON状態が保持される。

一方、制御素子のON状態が保たれる状態においては、液晶層で放電が生じても液晶駆動用電源からの電荷が連続して供給されるため、放電による悪影響も生じない。従って液晶層に比抵抗の低

いものを用いても液晶のマトリックス表示動作が確保されることとなる。

また、上記1対の対向電極のそれぞれに、1周期内で正負対称な交流電圧を互いに逆位相で印加するか、又は、上記1対の対向電極間に、1周期内で正負対称な交流電圧を印加することにより、極性反転に対してほぼ完全に正負対称の動作を行うので、液晶層に直流成分が印加されないこととなる。

以下実施例によりこの発明を詳細に説明するが、これによりこの発明は限定されるものではない。

(へ) 実施例

第1図は、この発明の一実施例のマトリックス型液晶表示装置におけるマトリックスの一表示単位の構成を示す等価回路図である。また第2図は、この発明の一実施例のバスライン、画素電極対、対向電極対(破線で示されている)の位置関係を示す要部平面構成説明図である。

これらの図中、 X_1, X_2, \dots はX-Yマトリックス状電極におけるデータ信号バスライン(電極

蓄積コンデンサとして働く C_1 とはサンプルホールド回路を構成し、その出力はTFT₁のゲートに印加される。TFT₁は液晶駆動用交流電圧を液晶表示部(C_2)の所定位置の液晶層に印加するための制御素子(一種のパワートランジスタ)として働く。

この構成においては、コンデンサ C_1 は高インピーダンスのTFT₁のゲートに接続されており、液晶表示部(C_2 及び C_2')に直接接続されていないため放電し難く、そこに蓄積した電荷は、TFT₁がOFF状態となった後にも従来に比して長時間TFT₁をON状態に保つよう作用する。

従って比抵抗が小さく放電し易い液晶層を用いた場合においても、この放電によりTFT₁が必要とする時間(通常、フレーム周波数の周期)よりも短時間でOFFになる現象が防止され、所望の液晶のマトリックス表示動作を行うことができる。

また上記装置において、交流電源 V_c は、1周期内で正負対称の交流電圧を1対の対向電極間に

ライン X)を、 Y_1, Y_2, \dots は同じく走査信号バスライン(電極ライン Y)を各々示すものであり、これらの交差部は絶縁膜で隔離されている。この交差部の近傍には各々第1の薄膜トランジスタ(TFT₁)が配設されてそのゲートは電極ライン Y (Y_1)に、ソースは電極ライン X (X_1)に各々接続されている。そして図に示すごとくTFT₁のドレインは制御素子となる第2の薄膜トランジスタ(TFT₂)のゲートに接続されてその途中には信号蓄積キャパシタとなるコンデンサ(C_1)が接続されている。






一方、TFT₂のソース及びドレインはそれぞれ、多数の画素電極対(a 及び a') (第2図では a_{11} と a'_{11} 、 a_{12} と a'_{12} 、 a_{13} と a'_{13} 、 \dots がそれぞれ対になっている)と対向電極対(b 及び b')との間に液晶層を配置せしめた液晶表示部(C_2 及び C_2')における一対の画素電極(a 及び a')に接続されており、対向電極(b 及び b')は液晶駆動用の交流電源(V_c)に接続されている。

かかる実施例の装置において、TFT₁と信号印加するよう構成されている。このような交流電源の印加により、上記各液晶表示部では制御素子の極性反転に対してほぼ完全に正負対称の動作が行われることとなる。

この実施例の装置において1対の対向電極 b 及び b' は、1対の画素電極の並べ方に応じて、ゲートライン方向又はソースライン方向に配列されたストライプ状電極が1つおきに接続されたインクデジタル形状を有している。第2図には1対の画素電極が横方向に並置され、対向電極が縦方向のストライプの例が示されているが、設計上の都合により縦・横を入れ換えても差し支えない。1本のストライプ状電極は、1対の画素電極の一方とそれに隣接する他の対の画素電極の一方とにまたがるように形成されている。

上記回路構成を採用して下記の条件で、偏光フィルタを用いないDSモード・プロジェクション型アクティブマトリックス液晶表示装置を構成した。

(以下余白)

- 1) 液晶表示方法: プロジェクション型
- 2) 光源: メタルハライドランプ
- 3) パネル寸法: 対角3"
- 4) パネル画素数: 240×384ドット
- 5) パネル基板: コーニング7059ガラス1.1t
- 6) TFT₁, TFT₂: アモルファスシリコン TFT
 ゲート材料Ta, ゲート酸化膜Ta₂O₅/SiN_x,
 半導体材料-P-CVDによるa-Si
 ソースドレイン材料 n⁺ a-Si/Ti 重層膜
- 7) C₁: Ta/Ta₂O₅·SiN_x/Ti
- 8) C₂: ITO/液晶/ITO
 (液晶層厚は7μmの75%ビネーチンを使用)
- 9) 液晶 層: CH₃O--CH=N--C₆H₅ 59.5wt/%
 C₆H₅O--CH=N--C₆H₅ 40 wt/%
 からなる混合液晶
- 10) 付着性不純物: C₁₂H₂₃N⁺H(CH₃)₂COO⁻ 0.5 wt/%
- 11) 駆動交流電圧: 60Hz 矩形波 ±1.5V

なお、上記液晶層の比抵抗(ρ)は $10^7 \Omega \cdot \text{m}$ であった。

かかる液晶表示装置によりスクリーン上に表示

さらに、中間調を表示する場合にも、液晶表示部に印加される電圧が正負対称となり、直流成分が無視できる程度に小さくなり、フリッカの発生、液晶の電気分解、画素電極の腐食が抑制され、良好な表示品位と高い信頼性を得ることができる。

そして、ことにこの発明の液晶表示装置は、高温動作と高光利用効率を同時に満足させる必要のあるプロジェクション型の表示装置のライトバルブとして有効であるが、屋外使用の高精細ディスプレイ、例えばVTRモニタ、LCTV、ビューファインダ等へも有効に利用でき、また車載用や航空機表示への応用にも適している。さらに、透過型のみならず反射型表示装置へも適用することができる。

また、液晶表示モードとしては、液晶材料の比抵抗が $10^7 \Omega \cdot \text{m}$ 以下の低い値の場合に特に顕著な効果があるが、一般のTNモードやSTNモード、ECBモード、SSFLCモードといった液晶表示モードへも適用できるものである。

4. 図面の簡単な説明

を行ったところ、同一光源を用いて従来のTNモードの約2倍の明るさ(100fl)の表示(白表示状態での比較)を得ることが可能となった。

また、第3図にこの発明の他の実施例の第1図相当図を示す。第1図の装置との相違点は、信号蓄積キャパシタC₁の一方の電極を隣接ゲートラインとしたことである。このような構成とすることによりアースラインを省略することができる。

(ト) 発明の効果

この発明の液晶表示装置によれば、液晶層の比抵抗が低く実質的に電荷保持機能がないものを用いた場合においても、液晶層への電圧印加が時間的に確保され、所望の液晶マトリックス表示を行うことが可能となる。

従って、偏光フィルタを用いずに階調表示、高コントラスト表示、高速応答表示が可能なDSモードやホワイトテラ型GHモードなどを液晶の電気光学的モードとして採用して理想的な高い表示明度のアクティブマトリックス表示を行うことができる。

第1図はこの発明の一実施例の液晶表示装置における一表示単位の等価回路図、第2図はこの発明の一実施例の液晶表示装置の画素電極と対向電極の位置関係を示す要部平面構成説明図、第3図はこの発明の他の例の第1図相当図、第4図はこの発明の発明者等の先願に係る液晶表示装置の一例の第1図相当図、第5図及び第6図はそれぞれ従来の液晶表示装置の第1図相当図である。

X₁, X₂, ……電極ラインX、

Y₁, Y₂, ……電極ラインY、

TFT₁, ……第1の薄膜トランジスタ、

TFT₂, ……第2の薄膜トランジスタ(制御素子)、

C₁, ……コンデンサ(信号蓄積キャパシタ)、

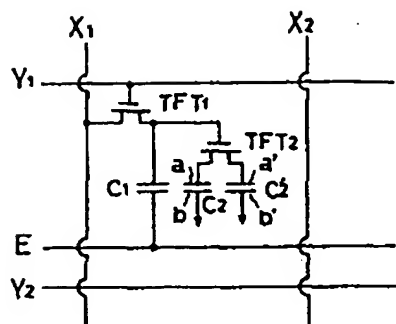
C₂, ……液晶表示部の容量、

a, a', ……画素電極、 b, b', ……対向電極、

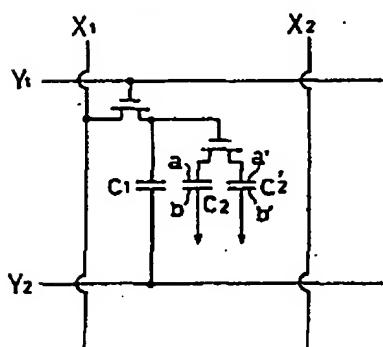
V_c, ……交流電源、 E ……アースライン。



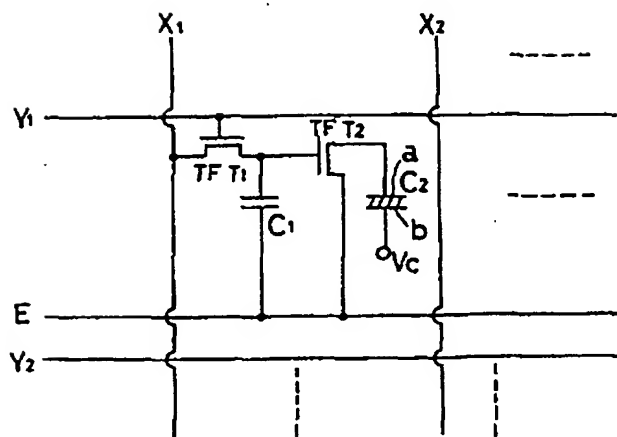
第 1 図



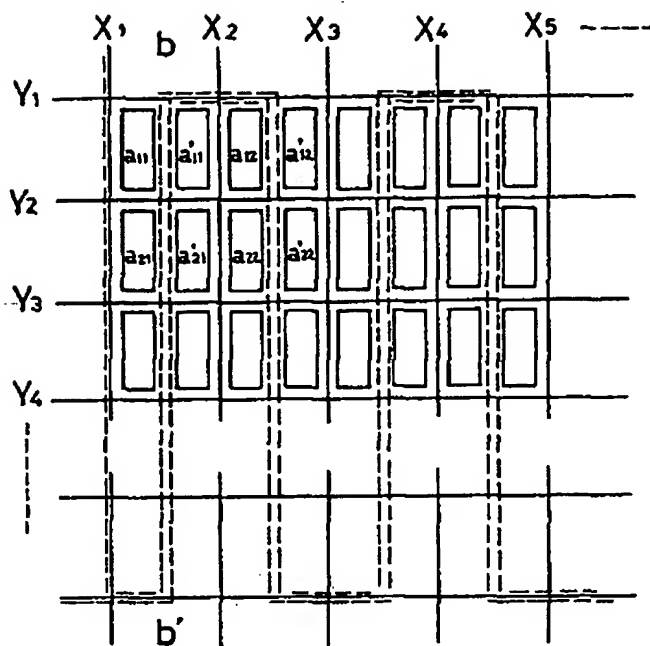
第 3 図



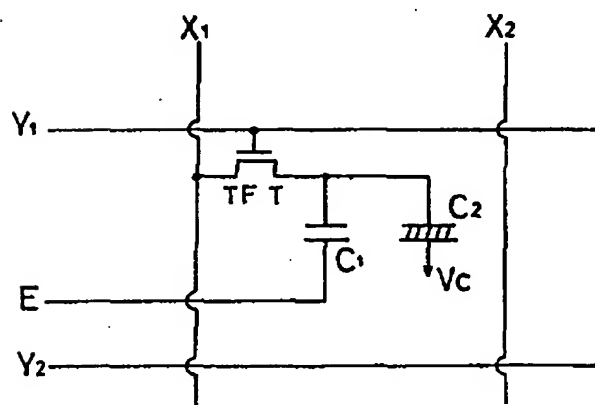
第 4 図



第 2 図



第 5 図



第 6 図

